

انرژی اتلافی دروازه‌های منطقی در فن آوری QCA

احسان رحیمی^۱، عاطفه سعادت^۲

^۱ دانشکده مهندسی برق دانشگاه شاهرود، erahimi@shahroodut.ac.ir

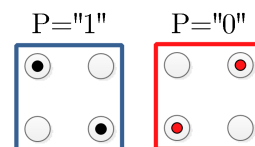
^۲ دانشکده مهندسی برق دانشگاه شاهرود، atefesaadat71@gmail.com

چکیده - فن آوری QCA در نانوالکترونیک فن آوری جدیدی است که از آرایش بار الکتریکی برای انجام عملیات منطقی و حسابی استفاده می‌کند. با استفاده از این فن آوری دروازه‌های منطقی و مدارهای منطقی بسیاری پیاده‌سازی شده است. تصور بر این است که در این فن آوری در حالت ایده‌آل به دلیل آن که بار الکتریکی از سلول خارج یا به آن وارد نمی‌شود، جریان الکتریکی و لذا توان اتلافی نداریم. در این پژوهش نشان می‌دهیم که این دروازه‌ها دارای اتلاف توان هستند و انرژی اتلافی را در دروازه‌های مختلف با استفاده از دو روش الکترواستاتیک و ترمودینامیک محاسبه و با یکدیگر مقایسه می‌کنیم. نتایج نشان می‌دهند که افزایش تعداد ورودی‌های دروازه و عدم تقارن تعداد بیت‌های "۱" و "۰" در خروجی باعث افزایش انرژی اتلافی می‌شود.

کلید واژه - دروازه‌های منطقی، فن آوری QCA، اتلاف توان.

۱- مقدمه

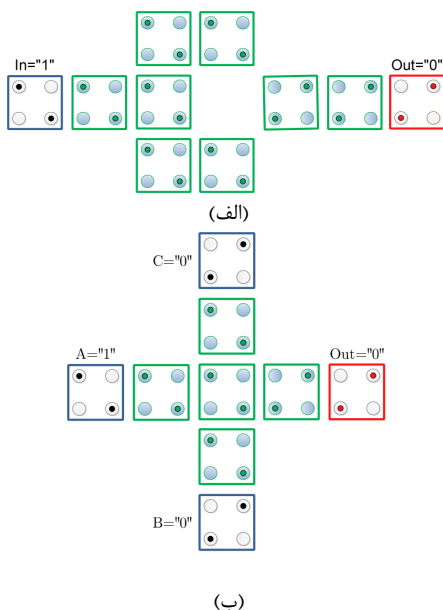
اتوماتای سلولی کوانتومی (QCA) فن آوری نوظهور درمقیاس نانو است که در مقایسه با فن آوری CMOS دارای افره‌هایی با ابعاد بسیار کوچک‌تر، توان مصرفی کمتر و سرعت بالاتر است و انتظار می‌رود در آینده جایگزین فن آوری CMOS شود. در این فن آوری اعداد با استفاده از آرایش بار الکتریکی درون سلول نمایش داده می‌شوند. هر سلول دارای چهار نقطه کوانتومی و دو بار الکتریکی است. نقاط کوانتومی بار الکتریکی را در خود متمرکز می‌کنند. نیروی دافعه بین دو بار الکتریکی، آن‌ها را در دو حالت در نقاط کوانتومی سلول قرار می‌دهد. به هر حالت می‌توان یک رقم دودویی نسبت داد (شکل ۱) [۱].



شکل (۱) نمایش اعداد باینری با آرایش بار الکتریکی درون سلول کوانتومی. سلول سمت راست نمایش "۰" منطقی و سمت چپ نمایش "۱" منطقی.

با کنار هم قرار دادن سلول‌ها، دروازه‌های منطقی ساخته می‌شوند. شکل (۲) ساختار دروازه‌ی اکثریت و معکوس کننده را نشان می‌دهد. مجموعه دروازه‌های منطقی معکوس کننده و اکثریت گروه کامل است. به این معنی که هر تابع منطقی دلخواه را می‌توان با این دروازه‌ها پیاده‌سازی کرد.

بسیاری از پژوهشگران این حوزه معتقدند که به دلیل این که بار



شکل (۲) الف) ساختار دروازه معکوس کننده (ب) ساختار دروازه اکثریت

الکتریکی از سلول خارج نمی‌شود، جریانی وجود ندارد و در نتیجه در حالت ایده‌آل اتلاف توان نخواهیم داشت [۲-۵]. ما بر این باوریم که تونل زنی بار الکتریکی از هر نقطه کوانتومی به نقطه‌ی کوانتومی دیگر درون سلول تولید جریان الکتریکی می‌کند. همچنین به این دلیل که انرژی مجموعه‌ی سلول‌ها در هنگام پردازش حالات باینری تغییر می‌کند، اتلاف توان خواهیم داشت. در این پژوهش با دو رویکرد انرژی الکترواستاتیک و قانون لاندائور در ترمودینامیک اتلاف توان دروازه‌های منطقی فن آوری QCA را محاسبه و با یکدیگر مقایسه می‌کنیم.

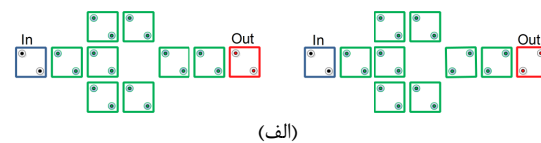
۲- محاسبه اتلاف توان

در این بخش اتلاف توان در دروازه‌های منطقی QCA را با دو روش الکترواستاتیک و ترمودینامیک محاسبه و مقایسه می‌کنیم.

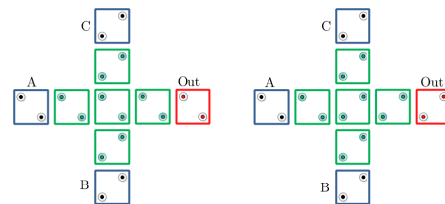
۱-۲ روش الکترواستاتیک

در این روش انرژی مجموعه‌ی بارهای الکتریکی درون سلول‌ها را با استفاده از قانون کولن، قبل و بعد از انجام عمل تصمیم‌گیری محاسبه کرده و این اختلاف انرژی را به عنوان اتلاف توان عملیات تصمیم‌گیری در نظر می‌گیریم. انرژی هر ساختار سلولی متشکل از بارهای الکتریکی از رابطه‌ی زیر به دست می‌آید.

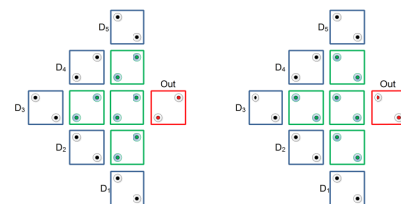
$$W = \frac{1}{2} \sum_i \sum_{j \neq i} \frac{q_i q_j}{4\pi\epsilon_0 R_{ij}} \quad (1)$$



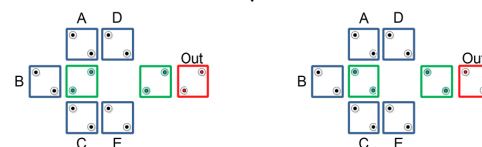
(الف)



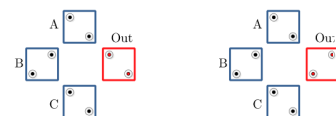
(ب)



(پ)



(ت)



(ث)

شکل (۳) ساختار دروازه‌های منطقی قبل از تصمیم‌گیری (سمت چپ) و بعد از تصمیم‌گیری (سمت راست). الف دروازه معکوس کننده (*Inv*) ، (ب) دروازه اکثریت سه ورودی (*3Maj*) ، (پ) دروازه اکثریت پنج ورودی (*5Maj*) ، (ت) دروازه AOI و (ث) دروازه NNI.

در این رابطه، q_i و q_j مبین مقدار دو بار الکتریکی i ام و j ام در ساختار الکتریکی دروازه و R_{ij} فاصله دو بار از یکدیگر است. برای محاسبه‌ی اتلاف توان با این روش، کدی نوشته شده است که ساختار الکتریکی هر دروازه را به صورت یک ماتریس ورودی دریافت می‌کند و اتلاف توان ΔW را با استفاده از رابطه‌ی (۱) به صورت زیر محاسبه می‌کند.

$$\Delta W = |W_a - W_b| \quad (2)$$

در رابطه (۲)، W_a بیانگر انرژی الکترواستاتیک دروازه منطقی بعد از عمل تصمیم‌گیری و W_b انرژی الکترواستاتیک دروازه منطقی قبل از عمل تصمیم‌گیری است. شکل (۳) ساختار الکتریکی دروازه‌های مختلف را قبل و بعد از عمل تصمیم‌گیری نشان می‌دهد. تابع منطقی هر دروازه در جدول (۱) آمده است. انرژی اتلافی محاسبه شده توسط روش الکترواستاتیک برای هر دروازه در جدول (۱) خلاصه شده است. مقادیر انرژی اتلافی به ازای ورودی‌های مختلف محاسبه شده و بیشترین اتلاف مد نظر قرار گرفته است. تعداد سلول‌های موثر در کلید زنی برای هر دروازه در جدول (۱) آمده است. در کلیه محاسبات، هر سلول کوانتومی به صورت مربعی به ضلع 10° نانومتر فرض شده است.

جدول (۱) تابع بولی دروازه‌های QCA

| دروازه منطقی | تابع بولی دروازه |
|--------------|--|
| <i>Inv</i> | $F = \bar{a}$ |
| <i>3Maj</i> | $F = a.b + a.c + b.c$ |
| <i>5Maj</i> | $F = a.b.c + b.c.d + c.d.e + \dots$ |
| <i>AOI</i> | $F = d.e + (d + e)(\bar{a}.c + \bar{a}.b + b.\bar{c})$ |
| <i>NNI</i> | $F = \bar{a}.b + \bar{b}.c + \bar{c}.a$ |

جدول (۲) اتلاف انرژی دروازه‌های QCA

| دروازه منطقی | تعداد سلول | اتلاف انرژی بر حسب ژول |
|--------------|------------|------------------------|
| <i>Inv</i> | ۳ | $2/1 \times 10^{-21}$ |
| <i>3Maj</i> | ۳ | 5×10^{-21} |
| <i>5Maj</i> | ۵ | $1/2 \times 10^{-20}$ |
| <i>AOI</i> | ۳ | $9/35 \times 10^{-19}$ |
| <i>NNI</i> | ۱ | $2/24 \times 10^{-21}$ |

۲-۲ روش ترمودینامیک

اگر یک سامانه‌ی محاسباتی دارای N حالت باشد و احتمال هر حالت را با p_i نشان دهیم، آنتروپی سامانه از رابطه‌ی زیر به

دست می‌آید.

$$H = -\sum_{i=1}^{i=N} p_i \log_2 p_i \quad (3)$$

با استفاده از قانون لاندائور، و در نظر گرفتن این که کمینه انرژی لازم برای انتقال هر بیت اطلاعات برابر $k_B T \ln(2)$ ژول است، اتلاف انرژی محاسباتی هر سامانه‌ی منطقی از رابطه‌ی زیر به دست می‌آید [۶].

$$\Delta E = -k_B T \ln(2) (H_{out} - H_{in}) \quad (4)$$

در رابطه فوق، H_{out} و H_{in} به ترتیب نشان‌گر آنتروپی خروجی و ورودی سامانه بر حسب بیت هستند.

جدول (۳) آنتروپی ورودی و خروجی دروازه‌های QCA و میزان اتلاف انرژی محاسباتی آن‌ها را نشان می‌دهد.

جدول (۳) اتلاف انرژی دروازه‌های QCA

| دروازه منطقی | H_{out} | H_{in} | ΔE |
|--------------|-----------|----------|-------------------------|
| <i>Inv</i> | ۱ | ۱ | ۰ |
| <i>3Maj</i> | ۱ | ۳ | $5/73 \times 10^{-21}$ |
| <i>5Maj</i> | ۱ | ۵ | $11/47 \times 10^{-21}$ |
| <i>AOI</i> | ۱ | ۵ | $11/47 \times 10^{-21}$ |
| <i>NNI</i> | ۱ | ۳ | $5/73 \times 10^{-21}$ |

۳-۲- تحلیل و بحث در نتایج

تحلیل‌های اخیر نشان می‌دهند که در دروازه‌های منطقی در فن‌آوری QCA با وجود آن که بار الکتریکی از سلول خارج نمی‌شود و جریان خارج از سلول وجود ندارد دارای اتلاف انرژی هستند. نتایج اتلاف انرژی حاصل از روش الکترواستاتیک نشان می‌دهد که انرژی اتلافی به تعداد ورودی‌های دروازه منطقی ارتباط زیادی دارد. با افزایش تعداد ورودی‌ها اتلاف انرژی افزایش می‌یابد. دروازه‌های چند ورودی با هدف کوچک‌تر شدن ابعاد مدار و کارایی بیشتر تابع بولی طراحی می‌شوند اما اتلاف انرژی بیشتری نیز دارند. در دروازه‌های معکوس کننده، اکثریت سه‌ورودی و AOI تعداد سلول‌هایی که تغییر وضعیت می‌دهند برابر است اما این دروازه‌ها اتلاف انرژی متفاوتی دارند. برای مثال دروازه AOI بیشترین میزان اتلاف انرژی را در میان این سه دروازه داراست. نتایج جدول (۲) نشان می‌دهد با وجود آن که ساختار دو دروازه معکوس کننده و AOI شبیه یکدیگر است اما انرژی اتلافی دروازه AOI حدود صد برابر دروازه معکوس

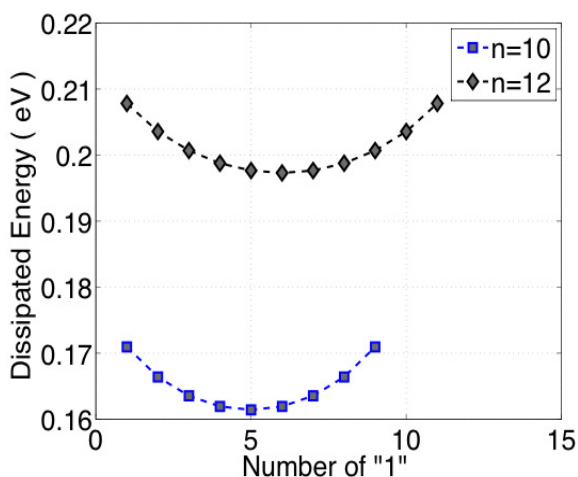
کننده است. محاسبات روش ترمودینامیک نیز صحت موارد فوق را تصدیق می‌کنند. با توجه به این که دروازه‌های مورد مطالعه یک خروجی دارند، با افزایش تعداد ورودی‌ها اختلاف میان آنتروپی خروجی و ورودی افزایش یافته و اتلاف انرژی محاسباتی زیاد می‌شود. نتایج هر دو روش الکترواستاتیک و ترمودینامیک نشان می‌دهند اتلاف انرژی دروازه‌های AOI و اکثریت پنج ورودی تقریباً یکسان هستند.

نکته مهمی که رابطه (۱) دربر دارد، معماری دروازه است که پارامتر $R_{i,j}$ آن را به طور ضمنی توصیف می‌کند. بدین معنی که هر قدر تعداد سلول‌های همسایه با یکدیگر بیشتر شود، دروازه متراکم‌تر شده و $R_{i,j}$ به طور میانگین کاهش می‌یابد. کاهش $R_{i,j}$ ، افزایش انرژی ذخیره شده در توزیع بار الکتریکی را با خود به همراه دارد. لذا تغییر قطبیت هر سلول می‌تواند منجر به آزاد شدن انرژی زیادی شود. انتظار می‌رود دروازه‌های متراکم‌تر اتلاف انرژی بیشتری داشته باشند.

از دیدگاه ترمودینامیکی افزایش تعداد ورودی‌ها با فرض ثابت نگه داشتن تعداد خروجی‌های دروازه، اتلاف انرژی را افزایش می‌دهد. همچنین تعداد بیت‌های "۰" و "۱" در خروجی دروازه حایز اهمیت اند. چنانچه دروازه منطقی دلخواه دارای n ورودی و یک خروجی باشد به طوری که تعداد بیت‌های "۱" در بردار خروجی جدول درستی دروازه p تا باشد ($n > p \geq 1$) آنگاه با استفاده از روابط (۳ و ۴) اتلاف انرژی این دروازه برابر است با:

$$\Delta E = k_B T \ln(2) \left(n - \frac{1}{n} \log_2 \frac{n^n (n-p)^{p-1}}{p^p} \right) \quad (5)$$

نمودار شکل (۴) رابطه اتلاف انرژی (۵) را برای دروازه‌های ۱۰ ورودی و ۱۲ و ۱۲ ورودی به ازای مقادیر مختلف p نشان می‌دهد.



شکل (۴) نمودار اتلاف انرژی بر حسب تعداد "۱" های منطقی در خروجی دروازه برای دو دروازه منطقی با ۱۰ و ۱۲ ورودی.

مراجع

- [1] Tougaw, P.D. and C.S. Lent, *Logical devices implemented using quantum cellular automata*. J. Appl. Phys., 1994. **75**(3): p. 1818-1825.
- [2] Akeela, R. and M.D. Wagh, A Five-input Majority Gate in Quantum-dot Cellular Automata.
- [3] Niemier, M., et al., Data flow in molecular QCA: Logic can "sprint," but the memory wall can still be a "hurdle". University of Notre Dame.
- [4] Snider, G., et al., *Quantum-Dot Cellular Automata: Line and Majority Logic Gate*. Japanese Journal of Applied Physics. **38**(Copyright (C) 1999 Publication Board, Japanese Journal of Applied Physics): p. 7227.
- [5] Niemier, M.T. and P.M. Kogge, *Logic in wire: using quantum dots to implement a microprocessor*. ICECS '99 6th IEEE Int. Conf. Circuits and Systems, 1999. **3**: p. 1211-1215
- [6] Landauer, R., *Irreversibility and Heat Generation in the Computing Process*. IBM Journal of Research and Development, 1961. **5**(3): p. 183-191.

کمینه اتلاف انرژی، ΔE_{\min} ، به ازای $p = \frac{n}{2}$ و بیشینه آن، ΔE_{\max} به ازای $p = 1$ یا $p = n - 1$ حاصل می شود که عبارتند از:

$$\Delta E_{\min} = k_B T \ln(2) \left(n - \frac{1}{n} \log_2 2n^{n-1} \right) \quad (6)$$

$$\Delta E_{\max} = k_B T \ln(2) (n - \log_2 n) \quad (7)$$

نمودار شکل (۴) و رابطه (۵) بیانگر این واقعیت هستند که با افزایش تعداد ورودی های دروازه، اتلاف انرژی افزایش می یابد. همچنین بیشترین انرژی اتلافی زمانی اتفاق می افتد که تعداد بیت های "۱" (یا "۰") برابر واحد باشد. هر چه تعداد بیت های "۰" و "۱" در خروجی به هم نزدیک تر باشند اتلاف انرژی کمتر است. کمترین مقدار اتلاف انرژی به ازای تعداد مساوی بیت های "۰" و "۱" در خروجی دروازه منطقی اتفاق می افتد. در شکل (۴) همان طور که مشخص است برای دروازه های ۱۰ و ۱۲ ورودی تعداد "۱" ها باید به ترتیب ۵ و ۶ تا باشد تا اتلاف انرژی کمینه باشد.

۳- نتیجه گیری

فن آوری QCA به منظور انجام محاسبات و عملیات منطقی بدون استفاده از کلید و با رهیافت آرایش بار الکتریکی به نظر می رسد جایگزینی برای فن آوری $CMOS$ باشد. گرچه در این فن آوری کلید جریانی وجود ندارد، اما اتلاف انرژی غیر قابل اجتناب است. در این پژوهش اتلاف انرژی دروازه های منطقی QCA را با دو روش الکترواستاتیک و ترمودینامیک محاسبه و مقایسه کردیم. نتایج نشان می دهند که تعداد ورودی و میزان اختلاف تعداد صفرها با یک های منطقی در بردار خروجی هر دروازه از عوامل مهم اتلاف انرژی به دو صورت الکترواستاتیکی و ترمودینامیکی هستند.