مدار برنامه‌ریزی ممریستور با استفاده از تکنولوژی هیبرید CMOS/Nano

مهدی ترخان1 و محمد میمندی نژاد2

1دانشجوی دکتری، دانشگاه فردوسی مشهد، m.tarkhan@gmail.com

2دانشیار دانشکده مهندسی، دانشگاه فردوسی مشهد، maymandi@um.ac.ir

چکيده – برای استفاده از ممریستور در طراحی‌های آنالوگ، باید مقاومت آنرا در حالت مطلوب تنظیم نمود. بدلیل اینکه ممریستورهای مختلف دارای مقاومت های کمینه و بیشینه متقاوتی هستند عملا امکان تنظیم مقاومت ممریستورها در هر مقدار دلخواه با استفاده از مقاومت مرجع وجود ندارد. در این مقاله مداری برای تنظیم حالت ممریستور ارائه شده است. به این طریق به جای تنظیم مقاومت، حالت ممریستور در مقدار مطلوب متناسب با ولتاژ ورودی اعمالی تنظیم می‌شود. سرعت بالای برنامه‌ریزی، دقت 5 بیتی واستفاد‌ه از یک مدار واحد برای‌ برنامه‌ریزی از مزایای مدار پیشنهادی است. نتایج شبیه سازی صحت عملکرد مدار را نشان می‌دهد.

كليد واژه- ممریستور ، تنظیم مقاومت ممریستور، متغیر حالت ممریستور، برنامه ریزی ممریستور

# مقدمه

وجود ممریستور به عنوان چهارمین المان اساسی مدار که رابطه بین شار و بار را برقرار می‌کند توسط چوآ[[1]](#footnote-1) در سال 1971پیش‌بینی شده بود[[1](#_ENREF_1)]{Chua, 1971 #4;Batas, 2011 #86}. وی پیش‌بینی کرده بود چنین قطعه‌ای که غیرفعال[[2]](#footnote-2) و دو پایانه بوده و خواص بیان شده برای ممریستور را نشان دهد باید در ابعاد نانو ساخته شود. از زمان انتشار خبر موفقیت دانشمندان در آزمایشگاه HP در مورد ساختن عملی ممریستور، بسیاری از پژوهشگران شروع به طراحی مدار با استفاده از آن نمودند[[2](#_ENREF_2)]. حافظه های غیرفرار، مدارهای دیجیتال، مدارهای نرومورفیک و مدارهای آنالوگ تنظیم پذیر نمونه ای از این گونه مدارها هستند[[3](#_ENREF_3)].

ممریستور قطعه‌ای قابل برنامه‌ریزی است که خاصیت حفظ مقاومت خود را پس از برنامه‌ریزی دارد. مقاومت آن بین دو مقدار کمینه و بیشینه قابل تنظیم است. در کاربردهای دیجیتال از ممریستور به عنوان سوئیچ با مقاومت کم و زیاد استفاده می‌شود اما در کاربردهای آنالوگ به عنوان یک پتانسیومتر که مقاومتی متغیر بین دو حد دارد مورد استفاده قرار می‌گیرد.

در نتیجه تنظیم مقاومت ممریستور در مقدار مطلوب یک نیاز اساسی در طراحی مدار با استفاده از این قطعه است. اصولا شیوه‌های برنامه ریزی ممریستور را می‌توان به دو دسته عمده تقسیم نمود.

در یک دسته با اعمال پالس‌های فراوان خواندن و نوشتن مقاومت ممریستور در مقدار مطلوب تنظیم می‌شود[[4](#_ENREF_4)]. به این طریق که پالس نوشتن یا برنامه‌ریزی به ممریستور اعمال شده و پس از آن یک پالس خواندن برای سنجش مقاومت آن اعمال می‌شود. اگر ممریستور در مقدار مطلوب برنامه‌ریزی نشده بود این عمل مجدد تکرار می‌شود. یکی از عیوب این روش طولانی بودن زمان برنامه‌ریزی است. و عملا امکان تنظیم ممریستور در مقدار مطلوب وجود ندارد و با قرار گرفتن ممریستور در یک بازه حول مقدار مطلوب الگوریتم پایان می‌پذیرد.

دسته دوم با استفاده از یک یا چند مقاومت خطی به عنوان مقاومت مرجع سعی در تنظیم مقاومت ممریستور با توجه به مقاومت مرجع دارند[[5](#_ENREF_5)]. این دسته از مدارها نیز توانایی تنظیم ممریستور در مقدار مطلوب را ندارند زیرا امکان ساخت مقاومت با تمام رنج عملا وجود ندارد. در نتیجه تنها می‌توان مقاومت ممریستور را در مقادیر معدودی در بازه مقاومت کمینه تا بیشینه تنظیم نمود. از طرف دیگر در این روش به دو مدار جداگانه یکی برای افزایش مقاومت ممریستور و دیگری برای کاهش مقاومت آن نیاز است.

با توجه به معایب ذکر شده برای روش‌های برنامه‌ریزی موجود، در این مقاله مداری پیشنهاد شده است که به جای تنظیم مقاومت ممریستور که تنوع فراوانی نیز از نظر مقدار مقاومت کمینه و بیشینه دارد، حالت آنرا که برای تمام ممریستورها عددی در بازه [0,1] است تنظیم کند. امکان تنظیم ممریستور در مقدار دلخواه با دقت مطلوب و استفاده از یک مدار واحد از مزایای مدار پیشنهادی است.

این مقاله در چند بخش تدوین شده است. در بخش 2 مقدمه‌ای بر ممریستور آورده شده است. بخش 3 بررسی مدار پیشنهادی اختصاص دارد و در بخش 4 نتایج شبیه‌سازی از نظر خواهد گذشت. نتیجه‌گیری پایان بخش مقاله خواهد بود.

# ممریستور

از تئوری مدار با 3 عنصر اصلی دو پایانه شامل مقاومت، خازن و سلف آشنا هستیم. این عناصر بر اساس رابطه‌ای که بین 2 تا از چهار متغیر مداری یعنی جریان(I)، ولتاژ(V)، بار (q) و شار (ϕ) بر قرار می‌کنند تعریف می‌شوند. جریان مشتق زمانی بار و ولتاژ مشتق زمانی شار است. مقاومت بوسیله‌ی رابطه­ی بین ولتاژ و جریان به صورت V=RI تعریف می‌شود. خازن بر اساس ارتباط بین ولتاژ و بار طبق رابطه‌یdq=CdV و سلف با ایجاد رابطه بین شار و جریان طبق رابطه‌یdϕ=Ldi تعریف می‌شوند. بنابراین از بین 6 رابطه‌ی 2 تایی ممکن، 5 رابطه کاملا مشخص شده است. در سال 1971 لئون چوآ[[3]](#footnote-3) به صورت ریاضی ثابت کرد که باید عنصر چهارمی هم موجود باشد که رابطه‌ی بین شار و بار را تعریف کند. چوآ این عنصر چهارم مداری را ممریستور نامید که مخفف دو کلمه‌ی حافظه و مقاومت است[[1](#_ENREF_1)].

اگر مقاومت ممریستور را که به آن ممریستانس[[4]](#footnote-4) گویند با M نشان دهیم آنگاه رابطه‌ی dϕ=Mdq را بین شار دوسر ممریستور و بار گذرنده از آن خواهیم داشت. اولین ممریستوری که در عمل و به صورت یک قطعه غیرفعال این رابطه را تایید می‌کند در سال 2008 در آزمایشگاه‌هایHP ساخته شد[[2](#_ENREF_2)]. برای ساخت این قطعه از فیلم نازک دی‌اکسید تیتانیم (TiO2) استفاده شده است. فیلم نازک بین دو اتصال پلاتین قرار می‌گیرد و یک سمت آن را با تخلیه‌ی اکسیژن، ناخالص می‌کنند. بنابراین یک پیوندTiO2 به مانند شکل 1 داریم که یک سمت آن دوپینگ دارد و سمت دیگر آن دوپینگ ندارد[[2](#_ENREF_2)].

در شکل 1، D طول قطعه و W طول ناحیه‌ی دوپینگ شده است. دی اکسید تیتانیم خالص یک نیمه‌رساناست و مقاومت بالایی دارد. دوپینگ، تخلیه‌ی اکسیژن(TiO2-x) ایجاد می‌کند که یک ماده‌ی رساناست. در این ساختار تخلیه اکسیژن تولید یونهای مثبت می‌کند.



شکل 1 : ساختار ممریستور

وقتی ولتاژ مثبت به ممریستور اعمال می‌شودیونهای مثبت در لایه‌ی‌TiO2-xدفع می‌شوند و به سمت لایه‌یTiO2 خالص رانده می‌شوند، بنابراین مرز بین دو ناحیه خالص و ناخالص جابجا می‌شود و باعث افزایش عرض لایه‌ی هادی TiO2-x می‌شود. این اتفاق رسانایی کل المان را افزایش می‌دهد. وقتی جهت اعمال ولتاژ عکس شود یونهای مثبت جذب می‌شوند و به سمت لایه‌یTiO2-x کشیده می‌شوند، این کار باعث گسترش بخش TiO2 شده و در نتیجه مقاومت کل افزایش می‌یابد. وقتی ولتاژ قطع میشود یونهای مثبت حرکت نمی‌کنند و مرز بین دو لایه TiO2-x و TiO2 ثابت می‌ماند، بدین گونه است که ممریستور آخرین مقدار مقاومت خود را به حافظه می‌سپارد. معادله بیانگر رابطه بین ولتاژ و جریان ممریستورساخت HP است.





در معادلات  *,* Roff مقاومت بیشینه، Ron مقاومت کمینه،µV قابلیت تحرک یونها و q(t) بار گذرنده از ممریستور است. در شکل 2 نمودار شبیه سازی ممریستور پس از اعمال موج سینوسی با دامنه 1 ولت نشان داده شده است. همچنین در شکل 3 نمودار منحنی جریان برحسب ولتاژ رسم شده است. یکی از خواص ممریستور نشان دادن خاصیت هیسترزیس است. در شکل 3 نمودار با اعمال موج سینوسی با دامنه 1 ولت و فرکانس نیم هرتز رسم شده است. همانطور که مشاهده می‌شود این حلقه هیسترزیس با افزایش فرکانس موج ورودی محو می‌شود[[1](#_ENREF_1), [2](#_ENREF_2)].

با توجه به خواصی که ممریستور از خود نشان می‌دهد، می‌توان از آن در طراحی مدارهای مختلف استفاده کرد. علاوه بر کاربردهای ذکر شده، می‌توان از این المان به عنوان یک مقاومت متغیر با رزولوشن بالا در طراحی فیلترهای قابل تنظیم[[6](#_ENREF_6)]، در طراحی مبدل های آنالوگ به دیجیتال و دیجیتال به آنالوگ[[7](#_ENREF_7)] و حافظه‌های آنالوگ[[8](#_ENREF_8)] استفاده نمود. در کاربردهای دیحیتال، مقاومت قطعه در دوحالت حدی Roff و Ron قرار می‌گیرد در حالیکه در کاربردهای آنالوگ با برنامه ریزی مناسب ممریستور، سعی در قرار دادن مقاومت آن بین دو مقدار کمینه و بیشینه دارند.



شکل 2 : نمودار شبیه سازی ممریستور با مشخصات Ron = 100Ω , Roff =16kΩ, D=10nm, µV=10-14 m2/(v.s). نمودار ولتاژ (آبی)، جریان(سبز) و مرز دو ناحیه با مقاومت کم و زیاد (قرمز)[[2](#_ENREF_2)]



شکل 3 : نمودار جریان بر حسب ولتاژ ممریستور [[2](#_ENREF_2)]

# مدار برنامه ریزی ممریستور

مدار پیشنهادی برای تنظیم ممریستور در شکل 4 نشان داده شده است. نحوه عملکرد این مدار به این صورت است که با قرار دادن ممریستور و یک مقاومت در ساختار تقسیم ولتاژ و مقایسه ولتاژ تولیدی با ولتاژ نقطه دیگر سعی در برابر کردن مقاومت ممریستور با مقاومت سری شده با آن داریم.

در شکل 4 دو مقاومت مساوی R1 و R2 اختلاف پتانسیل بین گره های x و y را به نسبت مساوی بین خود تقسیم می‌کنند در نتیجه ولتاژ سر مثبت و منفی مقایسه کننده از روابط و بدست خواهد آمد. در این روابط Rx مقاومت مورد نظر است که می‌خواهیم ممریستور مقاومتی برابر آن از خود نشان دهد و Rmem مقاومت ممریستور است.





حالتی را در نظر بگیرید که باشد. در نتیجه v+ < v- خواهد بود و خروجی مقایسه کننده در اشباع منفی است.

در نتیجه PM2 روشن بوده و جریان I از طریق آیینه جریان PM3 , PM4 و سوئیچ PM2 وارد مدار می‌شود. بدلیل مثبت بودن Ix جریان گذرنده از ممریستور (Imem) مثبت خواهد بود در نتیجه مقاومت ممریستور کاهش می‌یابد. همراه با کاهش مقاومت ممریستور ولتاژ v+ زیاد شده و این افزایش تا زمانی ادامه دارد که v+ = v- در این شرایط خروجی مقایسه کننده به اشباع مثبت رفته و کلید PM2 بسته می‌شود. در نتیجه جریانی از ممریستور عبور نخواهد کرد و بنابراین مقاومت ممریستور برابر با مقاومت RX خواهد شد.



شکل 4 : مدار پیشنهادی

اگر Rmem < Rx باشد v+ > v- خواهد بود و مقایسه کننده در اشباع مثبت بوده و با قطع سوئیچ PM2 جریانی از ممریستور عبور نکرده بنابراین مقاومتش نیز تغییر نمی‌کند. در نتیجه این مدار تنها توانایی برنامه ریزی ممریستور در حالتی را دارد که مقاومت اولیه ممریستور از RX بیشتر باشد. برای رفع این مشکل قبل از برنامه‌ریزی ممریستور باید مقاومت آنرا به حداکثر ممکن (w=0 , Rmem = Roff) تغییر دهیم. برای این منظور باید جریان ممریستور منفی شود.

حالتی را درنظر بگیرید که vp منفی است در این شرایط کلید PM1 روشن بوده و v+ را بالا می‌کشد در نتیجه v+ > v- شده و خروجی مقایسه کننده در اشباع مثبت است که باعث قطع شدن PM2 و وصل شدن NM2 می‌شود. در نتیجه مسیر جریان از طریق PM1 و NM2 از منبع تغذیه مثبت به منبع منفی بسته شده و از آنجا که این جریان برعکس از ممریستور عبور می‌کند باعث افزایش مقاومت آن می‌شود. باید دوام پالس vp به گونه ای باشد که برای تغییر مقاومت ممریستور از کمترین مقدار (Ron) به بیشترین مقدار (Roff) کافی باشد. مقدار شار لازم برای این کار از رابطه و دوام پالس با دامنه Vp از رابطه قابل محاسبه است.





نقش سوئیچ NM1 کنترل توان مصرفی مدار بوده و در فاز اول که خروجی مقایسه کننده پایین است از طریق گیت NOT متشکل از PM5,NM5 خاموش شده و باعث عدم جاری شدن جریان از Rx و مقاومت ها شده تا تمام جریان تولیدی از ممریستور عبور کند تا هم مقاومت ممریستور زودتر تغییر کند و هم مصرف توان کمتر شود.

زمانی که vp مثبت است کلید PM1 خاموش شده و مدار عملکردی مشابه آنچه توضیح داده شد خواهد داشت.

اگر مقاومت Rx را به گونه ای طراحی کنیم که با تغییر یک ولتاژ، مقدار آن نیز تغییر کند می‌توان مداری برای برنامه‌ریزی ممریستور به ازای ولتاژ اعمالی ورودی داشت.

اگر متغیر حالت را بصورت نسبت عرض بخش دوپ شده به عرض قطعه بصورت تعریف کرده و معادله را بازنویسی کنیم رابطه حاصل می‌شود.



از آنجا که معمولا Roff >> Ron است رابطه بصورت رابطه ساده می‌شود.



اگر بتوان سیگنال x(t) را با یک منبع ولتاژ ثابت تولید کرد مقاومتی خواهیم داشت که وابسته به مقدار ولتاژ ورودی است. ساختار چنین مداری در شکل 5 رسم شده است. ترانزیستورهای NM5,NM6,PM5,PM6 برای منتقل کردن جریان ورودی به مدار (Iin) به بخش دیگر مدار استفاده شده است. با توجه به اینکه این مدار فقط در زمان برنامه‌ریزی ممریستور مورد استفاده قرار می‌گیرد در نتیجه جریان Iin همواره مثبت خواهد بود و احتیاجی به قرار دادن آینه جریان مکمل برای انعکاس جریان منفی وجود ندارد. با توجه به نحوه قرار گرفتن ممریستور متصل به ضرب کننده، جریان گذرنده از آن منفی بوده بنابراین مقاومت آن همواره در حالت بیشینه خواهد بود. در بخش جمع کننده آنالوگ شکل 5 از چهار مقاومت مساوی استفاده شده است تا ولتاژ 1-vi تولید شود. از طرفی فرض کنید بهره ضرب کننده k (از جنس 1/v ) باشد. با توجه به اینکه آپ امپ ورودی در ساختار فیدبک منفی است در نتیجه با کمی عملیات ریاضی مقاومت Rx طبق رابطه محاسبه می‌شود.







شکل 5 : مدار مولد Rx

بنابراین اگر به جای Rx در مدار شکل 4 از مدار شکل 5 استفاده کنیم با تنظیم vi می‌توان مقاومت Rx را طوری تغییر داد که مقاومتی طبق رابطه از خود نشان دهد. از آنجا که در پایان فاز برنامه‌ریزی مقاومت ممریستور برابر Rx خواهد بود نتیجه می‌شود حالت ممریستور مقداری متناسب با vi خواهد داشت. بنابراین می‌توان با تنظیم مقدار vi‌حالت ممریستور را تنظیم نمود. مقدار دقیق حالت ممریستور از رابطه قابل محاسبه است. اختلاف جزئی بین x و viناشی از فرضیاتی است که در ساده‌تر شدن مدار در نظر گرفته شده است. در محاسبات برای سادگی k = 1 فرض شده است.

 

# شبیه‌سازی مدار پیشنهادی

شبیه سازی مدار پیشنهادی با استفاده از نرم افزار Cadence Virtuoso انجام شده است. برای شبیه‌سازی ممریستور از مدل ارائه شده در [[9](#_ENREF_9" \o "Batas, 2011 #86)] استفاده شده است. از مقایسه کننده با بهره 1000 ، آپ امپ با بهره 40 دسی بل و فرکانس بهره واحد 4 مگاهرتز و SR=10 v/us استفاده شده است. پارامترهای ممریستور استفاده شده نیز بصورت زیر در نظر گرفته شده است:

 در این شبیه سازی حالت اولیه ممریستور 0.1 در نظر گرفته شده است که همانظور که در شکل 6 مشهود است در بازه زمانی [0,T1] که کلاک صفر است و جریان منفی از ممریستور عبور می‌کند حالت آن به صفر رسیده است.

بعد از T1 تا T2 فاز برنامه‌ریزی ممریستور است و متغیر حالت افزایش می‌یابد تا زمانی که برابر با مقدار مطلوب که توسط vi مشخص می‌شود گردد. در شبیه‌سازی انجام شده vi برابر 0.6 در نظر گرفته شده و متغیر حالت به 0.58 رسیده است (شکل 6). برنامه ریزی تا زمانی که ولتاژ سر مثبت و منفی مقایسه کننده با هم برابر شوند ادامه دارد. همانطور که در شکل 7 نشان داده شده با گذشت زمان و تغییر مقاومت ممریستور ولتاي سر مثبت زیاد شده و خود را به ولتاژ سر منفی نزدیک می‌کند. اندکی بعد مقایسه کننده تغییر حالت داده (شکل 8) و با قطع جریان گذرنده از ممریستور عملیات برنامه ریزی تمام می‌شود.

با تغییر مقدار vi از صفر تا یک و شبیه سازی مجدد مدار رابطه بین ولتاژ ورودی و متغیر حالت ممریستور بصورت شکل 9



شکل 6 : نموار تغییرات متغیر حالت



شکل 7 : تغییرات v- و v+ در فاز برنامه ریزی ( افزایش v+ برای رسیدن به V-)



شکل 8 : ولتاژ خروجی مقایسه کننده

شکل 9 : نمودار تغییرات x بر حسب ولتاژ ورودی

نتیجه شده است. خطا برنامه‌ریزی کمتر از 0.03 است که نشان دهنده دقت 5 بیتی در برنامه‌ریزی است.

# مقایسه و نتیجه گیری

آن دسته از مداراتی که از پالس‌های برنامه‌ریزی برای تنظیم ممریستور استفاده می‌کنند از طولانی بودن زمان برنامه‌ریزی و پیچیدگی سخت افزار برای پیاده‌سازی الگوریتم رنج می‌برند و در این شیوه اغلب از FPGA‌ برای اجرای الگوریتم استفاده می‌شود که هزینه سخت‌افزاری زیادی را تحمیل می‌کند ودسته دیگر که بر اساس مقاومت مرجع، برنامه‌ریزی را انجام می‌دهند دو مشکل اساسی دارند. یکی اینکه امکان ساخت تمام مقاومتها در تمام مقادیر عملا وجود ندارد در نتیجه نم‌یتوان مقاومت ممریستور را در هرمقدار مطلوب قرار داد و دیگر اینکه در این شیوه از دو مدار جداگانه یکی برای افزایش و دیگری برای کاهش مقاومت آن استفاده می‌شود.

مدار پیشنهادی با تغییر شیوه تنظیم از تغییر مقاومت به تغییر حالت، این مشکلات را حل نموده است. نتایج شبیه‌سازی نشان می‌دهد که با یک مدار واحد می‌توان حالت ممریستور را در هر مقدار دلخواه بر اساس ولتاژ ورودی تنظیم نمود. بدیهی است امکان تنظیم ولتاژ در مقدار دلخواه با استفاده از تقسیم ولتاژ یا استفاده از مبدل دیجیتال به آنالوگ به راحتی فراهم است. مدار پیشنهادی به راحتی قابلیت پیاده‌سازی با استفاده از تکنولوژی های هیبرید CMOS/Nano را دارد.

# مراجع

1. L. O. Chua, "Memristor-the missing circuit element," Circuit Theory, IEEE Transactions on, vol. 18, pp. 507-519, 1971.
2. D. B. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams, "The missing memristor found," nature, vol. 453, pp. 80-83, 2008.
3. A. Adamatzky and L. Chua, Memristor Networks: Springer Science & Business Media, 2013.
4. K. Drake and K. A. Campbell, "Chalcogenide-based memristive device control of a LEGO Mindstorms NXT servo motor," in Proceedings of the AIAA Infotech at Aerospace Conference and Exhibit, St. Louis, MO, USA, 2011.
5. F. Merrikh-Bayat, N. Mirebrahimi, and F. Bayat, "Circuit proposition for copying the value of a resistor into a memristive device supported by HSPICE simulation," arXiv preprint arXiv:1302.1005, 2013.
6. A. Ascoli, R. Tetzlaff, F. Corinto, M. Mirchev, and M. Gilli, "Memristor-based filtering applications," in Test Workshop (LATW), 2013 14th Latin American, 2013, pp. 1-6.
7. L. Gao, F. Merrikh-Bayat, F. Alibart, X. Guo, B. D. Hoskins, K.-T. Cheng, et al., "Digital-to-analog and analog-to-digital conversion with metal oxide memristors for ultra-low power computing," in IEEE/ACM International Symposium on Nanoscale Architectures, 2013, pp. 19-22.
8. S. Duan, X. Hu, L. Wang, and C. Li, "Analog memristive memory with applications in audio signal processing," Science China Information Sciences, vol. 57, pp. 1-15, 2014.
9. D. Batas and H. Fiedler, "A memristor SPICE implementation and a new approach for magnetic flux-controlled memristor modeling," Nanotechnology, IEEE Transactions on, vol. 10, pp. 250-255, 2011.

1. Chua [↑](#footnote-ref-1)
2. passive [↑](#footnote-ref-2)
3. Leon Ong Chua [↑](#footnote-ref-3)
4. Memristance [↑](#footnote-ref-4)