

# مدار برنامه‌ریزی ممریستور با استفاده از تکنولوژی هیبرید CMOS/Nano

مهدی ترخان<sup>۱</sup> و محمد میمندی نژاد<sup>۲</sup>

<sup>۱</sup> دانشجوی دکتری، دانشگاه فردوسی مشهد، [m.tarkhan@gmail.com](mailto:m.tarkhan@gmail.com)

<sup>۲</sup> دانشیار دانشکده مهندسی، دانشگاه فردوسی مشهد، [maymandi@um.ac.ir](mailto:maymandi@um.ac.ir)

چکیده – برای استفاده از ممریستور در طراحی‌های آنالوگ، باید مقاومت آنرا در حالت مطلوب تنظیم نمود. بدلیل اینکه ممریستورهای مختلف دارای مقاومت‌های کمینه و بیشینه متفاوتی هستند عملاً امکان تنظیم مقاومت ممریستورها در هر مقدار دلخواه با استفاده از مقاومت مرجع وجود ندارد. در این مقاله مداری برای تنظیم حالت ممریستور ارائه شده است. به این طریق به جای تنظیم مقاومت، حالت ممریستور در مقدار مطلوب متناسب با ولتاژ ورودی اعمالی تنظیم می‌شود. سرعت بالای برنامه‌ریزی، دقت ۵ بیتی و استفاده از یک مدار واحد برای برنامه‌ریزی از مزایای مدار پیشنهادی است. نتایج شبیه‌سازی صحت عملکرد مدار را نشان می‌دهد.

کلید واژه- ممریستور، تنظیم مقاومت ممریستور، متغیر حالت ممریستور، برنامه‌ریزی ممریستور

نیاز اساسی در طراحی مدار با استفاده از این قطعه است. اصولاً شیوه‌های برنامه‌ریزی ممریستور را می‌توان به دو دسته عمده تقسیم نمود.

در یک دسته با اعمال پالس‌های فراوان خواندن و نوشتن مقاومت ممریستور در مقدار مطلوب تنظیم می‌شود [۴]. به این طریق که پالس نوشتن یا برنامه‌ریزی به ممریستور اعمال شده و پس از آن یک پالس خواندن برای سنجش مقاومت آن اعمال می‌شود. اگر ممریستور در مقدار مطلوب برنامه‌ریزی نشده بود این عمل مجدد تکرار می‌شود. یکی از عیوب این روش طولانی بودن زمان برنامه‌ریزی است. و عملاً امکان تنظیم ممریستور در مقدار مطلوب وجود ندارد و با قرار گرفتن ممریستور در یک بازه حول مقدار مطلوب الگوریتم پایان می‌پذیرد.

دسته دوم با استفاده از یک یا چند مقاومت خطی به عنوان مقاومت مرجع سعی در تنظیم مقاومت ممریستور با توجه به مقاومت مرجع دارند [۵]. این دسته از مدارها نیز توانایی تنظیم ممریستور در مقدار مطلوب را ندارند زیرا امکان ساخت مقاومت با تمام رنج عملاً وجود ندارد. در نتیجه تنها می‌توان مقاومت ممریستور را در مقادیر معدودی در بازه مقاومت کمینه تا بیشینه تنظیم نمود. از طرف دیگر در این روش به دو مدار جداگانه یکی برای افزایش مقاومت ممریستور و دیگری برای کاهش مقاومت

## ۱- مقدمه

وجود ممریستور به عنوان چهارمین المان اساسی مدار که رابطه بین شار و بار را برقرار می‌کند توسط چو<sup>۱</sup> در سال ۱۹۷۱ پیش‌بینی شده بود [۱]. وی پیش‌بینی کرده بود چنین قطعه‌ای که غیرفعال<sup>۲</sup> و دو پایانه بوده و خواص بیان شده برای ممریستور را نشان دهد باید در ابعاد نانو ساخته شود. از زمان انتشار خبر موفقیت دانشمندان در آزمایشگاه HP در مورد ساختن عملی ممریستور، بسیاری از پژوهشگران شروع به طراحی مدار با استفاده از آن نمودند [۲]. حافظه‌های غیرفرار، مدارهای دیجیتال، مدارهای نرومورفیک و مدارهای آنالوگ تنظیم پذیر نمونه‌ای از این گونه مدارها هستند [۳].

ممریستور قطعه‌ای قابل برنامه‌ریزی است که خاصیت حفظ مقاومت خود را پس از برنامه‌ریزی دارد. مقاومت آن بین دو مقدار کمینه و بیشینه قابل تنظیم است. در کاربردهای دیجیتال از ممریستور به عنوان سوئیچ با مقاومت کم و زیاد استفاده می‌شود اما در کاربردهای آنالوگ به عنوان یک پتانسیومتر که مقاومتی متغیر بین دو حد دارد مورد استفاده قرار می‌گیرد. در نتیجه تنظیم مقاومت ممریستور در مقدار مطلوب یک

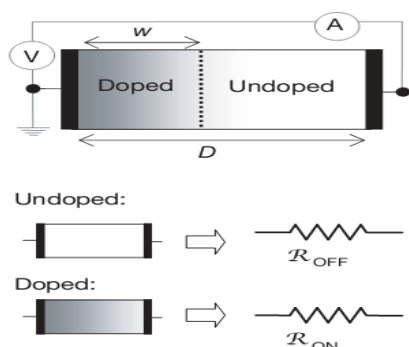
<sup>۲</sup> passive

<sup>۱</sup> Chua

آن نیاز است.

فیلم نازک بین دو اتصال پلاتین قرار می‌گیرد و یک سمت آن را با تخلیه‌ی اکسیژن، ناخالص می‌کنند. بنابراین یک پیوند  $\text{TiO}_2$  به مانند شکل ۱ داریم که یک سمت آن دوپینگ دارد و سمت دیگر آن دوپینگ ندارد [۲].

در شکل ۱،  $D$  طول قطعه و  $W$  طول ناحیه‌ی دوپینگ شده است. دی اکسید تیتانیوم خالص یک نیمه‌رساناست و مقاومت بالایی دارد. دوپینگ، تخلیه‌ی اکسیژن ( $\text{TiO}_{2-x}$ ) ایجاد می‌کند که یک ماده‌ی رساناست. در این ساختار تخلیه اکسیژن تولید یونهای مثبت می‌کند.



شکل ۱: ساختار ممریستور

وقتی ولتاژ مثبت به ممریستور اعمال می‌شود یونهای مثبت در لایه‌ی  $\text{TiO}_{2-x}$  دفع می‌شوند و به سمت لایه‌ی  $\text{TiO}_2$  خالص رانده می‌شوند، بنابراین مرز بین دو ناحیه خالص و ناخالص جابجا می‌شود و باعث افزایش عرض لایه‌ی هادی  $\text{TiO}_{2-x}$  می‌شود. این اتفاق رسانایی کل المان را افزایش می‌دهد. وقتی جهت اعمال ولتاژ عکس شود یونهای مثبت جذب می‌شوند و به سمت لایه  $\text{TiO}_{2-x}$  کشیده می‌شوند، این کار باعث گسترش بخش  $\text{TiO}_2$  شده و در نتیجه مقاومت کل افزایش می‌یابد. وقتی ولتاژ قطع میشود یونهای مثبت حرکت نمی‌کنند و مرز بین دو لایه  $\text{TiO}_2$  و  $\text{TiO}_{2-x}$  ثابت می‌ماند، بدین گونه است که ممریستور آخرین مقدار مقاومت خود را به حافظه می‌سپارد. معادله (۱) بیانگر رابطه بین ولتاژ و جریان ممریستور ساخت HP است.

$$v(t) = \left( R_{on} \frac{w(t)}{D} + R_{off} \left( 1 - \frac{w(t)}{D} \right) \right) i(t) \quad (1)$$

با توجه به معایب ذکر شده برای روش‌های برنامه‌ریزی موجود، در این مقاله مداری پیشنهاد شده است که به جای تنظیم مقاومت ممریستور که تنوع فراوانی نیز از نظر مقدار مقاومت کمینه و بیشینه دارد، حالت آنرا که برای تمام ممریستورها عددی در بازه  $[0,1]$  است تنظیم کند. امکان تنظیم ممریستور در مقدار دلخواه با دقت مطلوب و استفاده از یک مدار واحد از مزایای مدار پیشنهادی است.

این مقاله در چند بخش تدوین شده است. در بخش ۲ مقدمه‌ای بر ممریستور آورده شده است. بخش ۳ بررسی مدار پیشنهادی اختصاص دارد و در بخش ۴ نتایج شبیه‌سازی از نظر خواهد گذشت. نتیجه‌گیری پایان بخش مقاله خواهد بود.

## ۲- ممریستور

از تئوری مدار با ۳ عنصر اصلی دو پایانه شامل مقاومت، خازن و سلف آشنا هستیم. این عناصر بر اساس رابطه‌ای که بین ۲ تا از چهار متغیر مداری یعنی جریان ( $I$ )، ولتاژ ( $V$ )، بار ( $q$ ) و شار ( $\Phi$ ) برقرار می‌کنند تعریف می‌شوند. جریان مشتق زمانی بار و ولتاژ مشتق زمانی شار است. مقاومت بوسیله‌ی رابطه‌ی بین ولتاژ و جریان به صورت  $V=RI$  تعریف می‌شود. خازن بر اساس ارتباط بین ولتاژ و بار طبق رابطه‌ی  $dq=CdV$  و سلف با ایجاد رابطه بین شار و جریان طبق رابطه‌ی  $d\Phi=Ldi$  تعریف می‌شوند. بنابراین از بین ۶ رابطه‌ی ۲ تایی ممکن، ۵ رابطه کاملاً مشخص شده است. در سال ۱۹۷۱ لئون چوا<sup>۳</sup> به صورت ریاضی ثابت کرد که باید عنصر چهارمی هم موجود باشد که رابطه‌ی بین شار و بار را تعریف کند. چوا این عنصر چهارم مداری را ممریستور نامید که مخفف دو کلمه‌ی حافظه و مقاومت است [۱].

اگر مقاومت ممریستور را که به آن ممریستانس<sup>۴</sup> گویند با  $M$  نشان دهیم آنگاه رابطه‌ی  $d\Phi=Mdq$  را بین شار دوسر ممریستور و بار گذرنده از آن خواهیم داشت. اولین ممریستوری که در عمل و به صورت یک قطعه غیرفعال این رابطه را تایید می‌کند در سال ۲۰۰۸ در آزمایشگاه‌های HP ساخته شد [۲]. برای ساخت این قطعه از فیلم نازک دی اکسید تیتانیوم ( $\text{TiO}_2$ ) استفاده شده است.

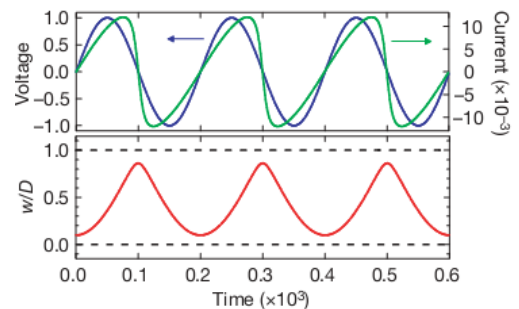
<sup>۴</sup> Memristance

<sup>۳</sup> Leon Ong Chua

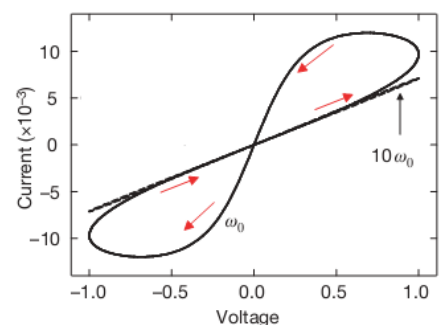
شکل ۳: نمودار جریان بر حسب ولتاژ ممريستور [۲]

$$w(t) = \mu_V \frac{R_{on}}{D} \cdot q(t) \quad (2)$$

در معادلات (۱) ، (۲)  $R_{off}$  مقاومت بیشینه،  $R_{on}$  مقاومت کمینه،  $\mu_V$  قابلیت تحرک یونها و  $q(t)$  بار گذرنده از ممريستور است. در شکل ۲ نمودار شبیه سازی ممريستور پس از اعمال موج سینوسی با دامنه ۱ ولت نشان داده شده است. همچنین در شکل ۳ نمودار منحنی جریان بر حسب ولتاژ رسم شده است. یکی از خواص ممريستور نشان دادن خاصیت هیستریزیس است. در شکل ۳ نمودار با اعمال موج سینوسی با دامنه ۱ ولت و فرکانس نیم هرتز رسم شده است. همانطور که مشاهده می شود این حلقه هیستریزیس با افزایش فرکانس موج ورودی محو می شود [۱، ۲]. با توجه به خواصی که ممريستور از خود نشان می دهد، می توان از آن در طراحی مدارهای مختلف استفاده کرد. علاوه بر کاربردهای ذکر شده، می توان از این المان به عنوان یک مقاومت متغیر با رزولوشن بالا در طراحی فیلترهای قابل تنظیم [۶]، در طراحی مبدل های آنالوگ به دیجیتال و دیجیتال به آنالوگ [۷] و حافظه های آنالوگ [۸] استفاده نمود. در کاربردهای دیجیتال، مقاومت قطعه در دو حالت حدی  $R_{on}$  و  $R_{off}$  قرار می گیرد در حالیکه در کاربردهای آنالوگ با برنامه ریزی مناسب ممريستور، سعی در قرار دادن مقاومت آن بین دو مقدار کمینه و بیشینه دارند.



شکل ۲: نمودار شبیه سازی ممريستور با مشخصات  $R_{on} = 100\Omega$  ,  $R_{off} = 16k\Omega$ ,  $D = 10nm$ ,  $\mu_V = 10^{-14} m^2/(v.s)$ ، نمودار ولتاژ (آبی)، جریان (سبز) و مرز دو ناحیه با مقاومت کم و زیاد (قرمز) [۲]



### ۳- مدار برنامه ریزی ممريستور

مدار پیشنهادی برای تنظیم ممريستور در شکل ۴ **Error! Reference source not found.** عملکرد این مدار به این صورت است که با قرار دادن ممريستور و یک مقاومت در ساختار تقسیم ولتاژ و مقایسه ولتاژ تولیدی با ولتاژ نقطه دیگر سعی در برابر کردن مقاومت ممريستور با مقاومت سری شده با آن داریم.

در شکل ۴ دو مقاومت مساوی  $R_1$  و  $R_2$  اختلاف پتانسیل بین گره های  $x$  و  $y$  را به نسبت مساوی بین خود تقسیم می کنند در نتیجه ولتاژ سر مثبت و منفی مقایسه کننده از روابط (۳) و (۴) بدست خواهد آمد. در این روابط  $R_x$  مقاومت مورد نظر است که می خواهیم ممريستور مقاومتی برابر آن از خود نشان دهد و  $R_{mem}$  مقاومت ممريستور است.

$$v^- = \frac{(v_x - v_y)}{2} \quad (3)$$

$$v^+ = \frac{R_x}{R_x + R_{mem}} (v_x - v_y) \quad (4)$$

حالتی را در نظر بگیرید که  $R_{mem} > R_x$  باشد. در نتیجه  $v_+ < v_-$  خواهد بود و خروجی مقایسه کننده در اشباع منفی است. در نتیجه  $PM_2$  روشن بوده و جریان  $I$  از طریق آینه جریانی  $PM_3$  ,  $PM_4$  و سوئیچ  $PM_2$  وارد مدار می شود. بدلیل مثبت بودن  $I_x$  جریان گذرنده از ممريستور ( $I_{mem}$ ) مثبت خواهد بود در نتیجه مقاومت ممريستور کاهش می یابد. همراه با کاهش مقاومت ممريستور ولتاژ  $v_+$  زیاد شده و این افزایش تا زمانی ادامه دارد که  $v_+ = v_-$  در این شرایط خروجی مقایسه کننده به اشباع مثبت رفته و کلید  $PM_2$  بسته می شود. در نتیجه جریانی از ممريستور عبور نخواهد کرد و بنابراین مقاومت ممريستور برابر با مقاومت  $R_x$  خواهد شد.

ممریستور عبور کند تا هم مقاومت ممریستور زودتر تغییر کند و هم مصرف توان کمتر شود.

زمانی که  $v_p$  مثبت است کلید  $PM_1$  خاموش شده و مدار عملکردی مشابه آنچه توضیح داده شد خواهد داشت.

اگر مقاومت  $R_x$  را به گونه ای طراحی کنیم که با تغییر یک ولتاژ، مقدار آن نیز تغییر کند می توان مداری برای برنامه ریزی ممریستور به ازای ولتاژ اعمالی ورودی داشت. اگر متغیر حالت را بصورت نسبت عرض بخش دوپ شده به عرض قطعه بصورت  $x = w/D$  تعریف کرده و معادله (۱) را بازنویسی کنیم رابطه (۷) حاصل می شود.

$$v(t) = (R_{on}x(t) + R_{off}(1-x(t)))i(t) \quad (7)$$

از آنجا که معمولاً  $R_{off} \gg R_{on}$  است رابطه (۷) بصورت رابطه (۸) ساده می شود.

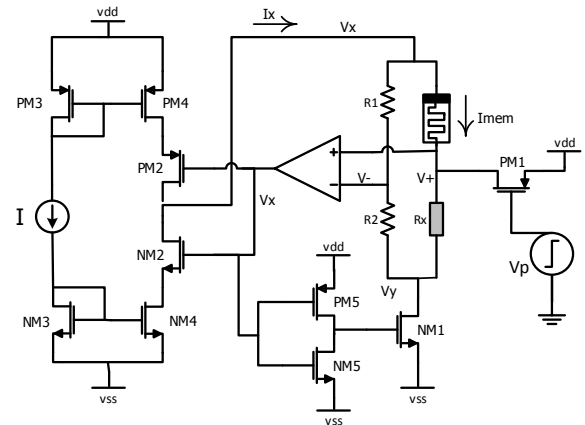
$$v(t) \approx R_{off}(1-x(t))i(t) \quad (8)$$

اگر بتوان سیگنال  $x(t)$  را با یک منبع ولتاژ ثابت تولید کرد مقاومتی خواهیم داشت که وابسته به مقدار ولتاژ ورودی است. ساختار چنین مداری در شکل ۵ رسم شده است. ترانزیستورهای  $PM_5, PM_6, NM_5, NM_6$  برای منتقل کردن جریان ورودی به مدار ( $I_{in}$ ) به بخش دیگر مدار استفاده شده است. با توجه به اینکه این مدار فقط در زمان برنامه ریزی ممریستور مورد استفاده قرار می گیرد در نتیجه جریان  $I_{in}$  همواره مثبت خواهد بود و احتیاجی به قرار دادن آینه جریان مکمل برای انعکاس جریان منفی وجود ندارد. با توجه به نحوه قرار گرفتن ممریستور متصل به ضرب کننده، جریان گذرنده از آن منفی بوده بنابراین مقاومت آن همواره در حالت بیشینه خواهد بود. در بخش جمع کننده آنالوگ شکل ۵ از چهار مقاومت مساوی استفاده شده است تا ولتاژ  $1-v_i$  تولید شود. از طرفی فرض کنید بهره ضرب کننده  $k$  (از جنس  $1/v$ ) باشد. با توجه به اینکه آپ امپ ورودی در ساختار فیدبک منفی است در نتیجه با کمی عملیات ریاضی مقاومت  $R_x$  طبق رابطه (۱۰) محاسبه می شود.

$$v_1 = R_{off} \times I_{in}, v_2 = 1 - v_i \Rightarrow v_m = kv_1v_2 \quad (9)$$

$$R_x = \frac{v_{in}}{I_{in}} = \frac{v_m}{I_{in}} = \frac{kv_1v_2}{I_{in}} = \frac{k \times R_{off} \times I_{in} \times (1 - v_i)}{I_{in}} \quad (10)$$

$$= k \times R_{off} (1 - v_i)$$



شکل ۴: مدار پیشنهادی

اگر  $R_{mem} < R_x$  باشد  $v_+ > v_-$  خواهد بود و مقایسه کننده در اشباع مثبت بوده و با قطع سوئیچ  $PM_2$  جریانی از ممریستور عبور نکرده بنابراین مقاومتش نیز تغییر نمی کند. در نتیجه این مدار تنها توانایی برنامه ریزی ممریستور در حالتی را دارد که مقاومت اولیه ممریستور از  $R_x$  بیشتر باشد. برای رفع این مشکل قبل از برنامه ریزی ممریستور باید مقاومت آنرا به حداکثر ممکن ( $w=0, R_{mem} = R_{off}$ ) تغییر دهیم. برای این منظور باید جریان ممریستور منفی شود.

حالتی را در نظر بگیرید که  $v_p$  منفی است در این شرایط کلید  $PM_1$  روشن بوده و  $v_+$  را بالا می کشد در نتیجه  $v_+ > v_-$  شده و خروجی مقایسه کننده در اشباع مثبت است که باعث قطع شدن  $PM_2$  و وصل شدن  $NM_2$  می شود. در نتیجه مسیر جریان از طریق  $PM_1$  و  $NM_2$  از منبع تغذیه مثبت به منبع منفی بسته شده و از آنجا که این جریان برعکس از ممریستور عبور می کند باعث افزایش مقاومت آن می شود. باید دوام پالس  $v_p$  به گونه ای باشد که برای تغییر مقاومت ممریستور از کمترین مقدار ( $R_{on}$ ) به بیشترین مقدار ( $R_{off}$ ) کافی باشد. مقدار شار لازم برای این کار از رابطه (۵) و دوام پالس با دامنه  $V_p$  از رابطه (۶) قابل محاسبه است.

$$\Phi_D = \frac{R_{off}.D^2}{2.R_{on}.\mu_v} \quad (5)$$

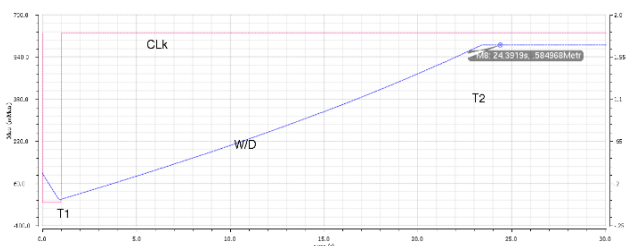
$$t.V_p = \Phi_D \rightarrow t = \frac{\Phi_D}{V_p} \quad (6)$$

نقش سوئیچ  $NM_1$  کنترل توان مصرفی مدار بوده و در فاز اول که خروجی مقایسه کننده پایین است از طریق گیت NOT متشکل از  $PM_5, NM_5$  خاموش شده و باعث عدم جاری شدن جریان از  $R_x$  و مقاومت ها شده تا تمام جریان تولیدی از

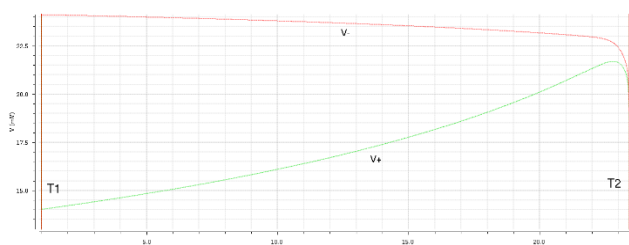
$[0, T_1]$  که کلاک صفر است و جریان منفی از ممریستور عبور می‌کند حالت آن به صفر رسیده است.

بعد از  $T_1$  تا  $T_2$  فاز برنامه‌ریزی ممریستور است و متغیر حالت افزایش می‌یابد تا زمانی که برابر با مقدار مطلوب که توسط  $V_i$  مشخص می‌شود گردد. در شبیه‌سازی انجام شده  $V_i$  برابر ۰٫۶ در نظر گرفته شده و متغیر حالت به ۰٫۵۸ رسیده است (شکل ۶). برنامه ریزی تا زمانی که ولتاژ سر مثبت و منفی مقایسه کننده با هم برابر شوند ادامه دارد. همانطور که در شکل ۷ نشان داده شده با گذشت زمان و تغییر مقاومت ممریستور ولتاژ سر مثبت زیاد شده و خود را به ولتاژ سر منفی نزدیک می‌کند. اندکی بعد مقایسه کننده تغییر حالت داده (شکل ۸) و با قطع جریان گذرنده از ممریستور عملیات برنامه ریزی تمام می‌شود.

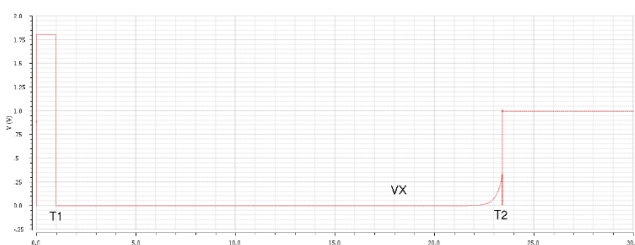
با تغییر مقدار  $V_i$  از صفر تا یک و شبیه سازی مجدد مدار رابطه بین ولتاژ ورودی و متغیر حالت ممریستور بصورت شکل ۹



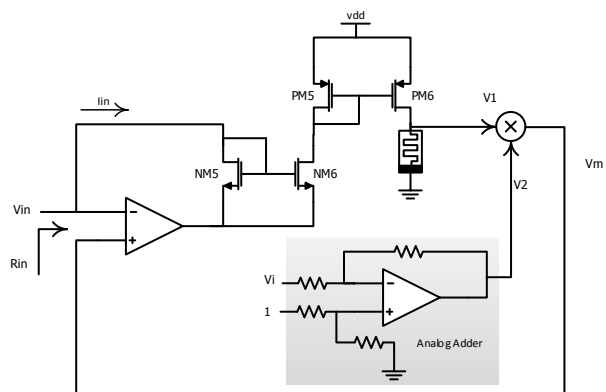
شکل ۶: نمودار تغییرات متغیر حالت



شکل ۷: تغییرات  $V^-$  و  $V^+$  در فاز برنامه ریزی (افزایش  $V^+$  برای رسیدن به  $V^-$ )



شکل ۸: ولتاژ خروجی مقایسه کننده



شکل ۵: مدار مولد  $R_x$

بنابراین اگر به جای  $R_x$  در مدار شکل ۴ از مدار شکل ۵ استفاده کنیم با تنظیم  $V_i$  می‌توان مقاومت  $R_x$  را طوری تغییر داد که مقاومتی طبق رابطه (۱۰) از خود نشان دهد. از آنجا که در پایان فاز برنامه‌ریزی مقاومت ممریستور برابر  $R_x$  خواهد بود نتیجه می‌شود حالت ممریستور مقداری متناسب با  $V_i$  خواهد داشت. بنابراین می‌توان با تنظیم مقدار  $V_i$  حالت ممریستور را تنظیم نمود. مقدار دقیق حالت ممریستور از رابطه (۱۱) قابل محاسبه است. اختلاف جزئی بین  $x$  و  $V_i$  ناشی از فرضیاتی است که در ساده‌تر شدن مدار در نظر گرفته شده است. در محاسبات برای سادگی  $k = 1$  فرض شده است.

$$R_{mem} = R_{off} + (R_{on} - R_{off})x$$

$$\Rightarrow x = \frac{R_{off} - R_{mem}}{R_{off} - R_{on}}$$

$$R_{mem} = R_x = R_{off}(1 - v_i)$$

$$\Rightarrow x = \frac{R_{off} - R_{off}(1 - v_i)}{R_{off} - R_{on}} = \frac{R_{off} v_i}{R_{off} - R_{on}} \quad (11)$$

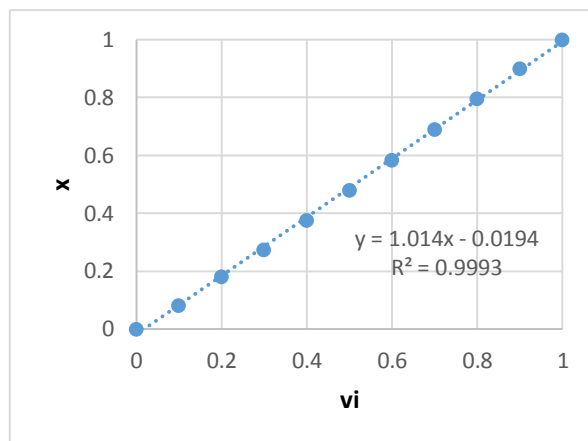
#### ۴- شبیه‌سازی مدار پیشنهادی

شبیه سازی مدار پیشنهادی با استفاده از نرم افزار Cadence Virtuoso انجام شده است. برای شبیه‌سازی ممریستور از مدل ارائه شده در [۹] استفاده شده است. از مقایسه کننده با بهره ۱۰۰۰، آپ امپ با بهره ۴۰ دسی بل و فرکانس بهره واحد ۴ مگاهرتز و  $SR=10 \text{ v/us}$  استفاده شده است. پارامترهای ممریستور استفاده شده نیز بصورت زیر در نظر گرفته شده است:

$$R_{on} = 100\Omega, R_{off} = 16k\Omega, D = 10nm, \mu_v = 10e-14 \frac{v}{m^2}$$

در این شبیه سازی حالت اولیه ممریستور ۰٫۱ در نظر گرفته شده است که همانطور که در شکل ۶ مشهود است در بازه زمانی

- [2] D. B. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams, "The missing memristor found," *nature*, vol. 453, pp. 80-83, 2008.
- [3] A. Adamatzky and L. Chua, *Memristor Networks*: Springer Science & Business Media, 2013.
- [4] K. Drake and K. A. Campbell, "Chalcogenide-based memristive device control of a LEGO Mindstorms NXT servo motor," in *Proceedings of the AIAA Infotech at Aerospace Conference and Exhibit*, St. Louis, MO, USA, 2011.
- [5] F. Merrikh-Bayat, N. Mirebrahimi, and F. Bayat, "Circuit proposition for copying the value of a resistor into a memristive device supported by HSPICE simulation," *arXiv preprint arXiv:1302.1005*, 2013.
- [6] A. Ascoli, R. Tetzlaff, F. Corinto, M. Mirchev, and M. Gilli, "Memristor-based filtering applications," in *Test Workshop (LATW), 2013 14th Latin American*, 2013, pp. 1-6.
- [7] L. Gao, F. Merrikh-Bayat, F. Alibart, X. Guo, B. D. Hoskins, K.-T. Cheng, et al., "Digital-to-analog and analog-to-digital conversion with metal oxide memristors for ultra-low power computing," in *IEEE/ACM International Symposium on Nanoscale Architectures*, 2013, pp. 19-22.
- [8] S. Duan, X. Hu, L. Wang, and C. Li, "Analog memristive memory with applications in audio signal processing," *Science China Information Sciences*, vol. 57, pp. 1-15, 2014.
- [9] D. Batas and H. Fiedler, "A memristor SPICE implementation and a new approach for magnetic flux-controlled memristor modeling," *Nanotechnology, IEEE Transactions on*, vol. 10, pp. 250-255, 2011.



شکل ۹: نمودار تغییرات x بر حسب ولتاژ ورودی

نتیجه شده است. خطا برنامه‌ریزی کمتر از ۰,۰۳ است که نشان دهنده دقت ۵ بیتی در برنامه‌ریزی است.

## ۵- مقایسه و نتیجه گیری

آن دسته از مداراتی که از پالس‌های برنامه‌ریزی برای تنظیم ممریستور استفاده می‌کنند از طولانی بودن زمان برنامه‌ریزی و پیچیدگی سخت افزار برای پیاده‌سازی الگوریتم رنج می‌برند و در این شیوه اغلب از FPGA برای اجرای الگوریتم استفاده می‌شود که هزینه سخت‌افزاری زیادی را تحمیل می‌کند و دسته دیگر که بر اساس مقاومت مرجع، برنامه‌ریزی را انجام می‌دهند دو مشکل اساسی دارند. یکی اینکه امکان ساخت تمام مقاومتها در تمام مقادیر عملا وجود ندارد در نتیجه نمیتوان مقاومت ممریستور را در هر مقدار مطلوب قرار داد و دیگر اینکه در این شیوه از دو مدار جداگانه یکی برای افزایش و دیگری برای کاهش مقاومت آن استفاده می‌شود.

مدار پیشنهادی با تغییر شیوه تنظیم از تغییر مقاومت به تغییر حالت، این مشکلات را حل نموده است. نتایج شبیه‌سازی نشان می‌دهد که با یک مدار واحد می‌توان حالت ممریستور را در هر مقدار دلخواه بر اساس ولتاژ ورودی تنظیم نمود. بدیهی است امکان تنظیم ولتاژ در مقدار دلخواه با استفاده از تقسیم ولتاژ یا استفاده از مبدل دیجیتال به آنالوگ به راحتی فراهم است. مدار پیشنهادی به راحتی قابلیت پیاده‌سازی با استفاده از تکنولوژی های هیبرید CMOS/Nano را دارد.

## مراجع

- [1] L. O. Chua, "Memristor-the missing circuit element," *Circuit Theory, IEEE Transactions on*, vol. 18, pp. 507-519, 1971.